

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

⑨ RÉPUBLIQUE FRANÇAISE
INSTITUT NATIONAL
DE LA PROPRIÉTÉ INDUSTRIELLE
PARIS

⑪ N° de publication :
(à n'utiliser que pour les
commandes de reproduction)

2 685 583

⑫ N° d'enregistrement national :

91 16009

⑬ Int Cl⁵ : H 03 L 7/099

⑭

DEMANDE DE BREVET D'INVENTION

A1

⑮ Date de dépôt : 23.12.91.

⑯ Priorité :

⑰ Date de la mise à disposition du public de la
demande : 25.06.93 Bulletin 93/25.

⑱ Liste des documents cités dans le rapport de
recherche : *Se reporter à la fin du présent fascicule.*

⑲ Références à d'autres documents nationaux
apparentés :

⑴ Demandeur(s) : SOCIÉTÉ D'APPLICATIONS
GÉNÉRALES D'ÉLECTRICITÉ ET DE MÉCANIQUE
SAGEM — FR.

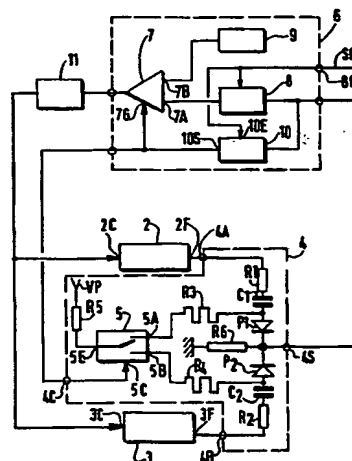
⑵ Inventeur(s) : Buton André.

⑶ Titulaire(s) :

⑷ Mandataire : Cabinet Bloch Conseils en Propriété
Industrielle.

⑸ Synthétiseur de fréquences multibande.

⑹ Synthétiseur de fréquences multibande comportant un premier oscillateur (2) à fréquence commandable en tension, asservi en fréquence par une boucle de régulation (4, 7, 8, 9) recevant un signal de consigne (SC) en fréquence et comportant un comparateur de phase (7) recevant la fréquence de l'oscillateur (2) après passage dans un diviseur (8) de rang R, synthétiseur (1) comportant un deuxième oscillateur (3) semblable, pouvant se substituer au premier oscillateur (2) et commandable par cette boucle de régulation (4, 7, 8, 9), le gain du comparateur de phase (7) étant commandé de façon à compenser les variations du gain en fréquence de la boucle en fonction du rang R.



FR 2 685 583 - A1



SYNTHETISEUR DE FREQUENCES MULTIBANDE

La présente invention concerne un synthétiseur de fréquences multibande à asservissement par boucle à verrouillage de phase comportant un oscillateur commandé en tension (VCO).

Les synthétiseurs, ou générateurs, de fréquences multibande connus comportent des boucles d'asservissement contrôlant chacune l'une des bandes de fréquences possibles au moyen d'un oscillateur à fréquence variable commandée en tension, le choix entre les signaux de fréquences issus de ces oscillateurs étant effectué par un commutateur relié à la sortie de ces oscillateurs. Dans chaque boucle, un comparateur de phase reçoit des signaux respectivement représentatifs d'une fréquence de référence ainsi que de la fréquence issue de l'oscillateur concerné, afin d'effectuer l'asservissement de fréquence.

Cependant, les caractéristiques, et en particulier le gain, des divers éléments constituant la boucle peuvent varier en fonction de la fréquence de la boucle, ce qui écarte leur fonctionnement d'un fonctionnement optimal pour lequel ils sont prévus. Et, en particulier comme la fréquence de référence est issue d'un générateur à fréquence fixe, il faut avoir un changeur de fréquence commandable sur l'une des entrées du comparateur, afin de pouvoir choisir la fréquence de la boucle. De façon à avoir une plus grande souplesse dans le choix de la fréquence de boucle, on peut même prévoir un changeur de fréquence sous forme, par exemple, d'un diviseur de fréquence propre à chaque entrée du comparateur, ce qui permet de comparer des sous-multiples de rangs différents de la fréquence du générateur à fréquence fixe et de la fréquence de boucle. Cependant, la

présence d'un changeur de fréquence, sur l'entrée du comparateur recevant le signal venant de l'oscillateur à fréquence variable, fait percevoir ce dernier comme ayant une sensibilité, en Hertz/Volt, variable avec la fréquence de boucle, si bien que le gain global de boucle dépend de cette fréquence boucle et empêche un fonctionnement optimal sur toute la plage des fréquences possibles.

De ce fait, les générateurs de fréquences multibandes comportent autant de boucles d'asservissement que de bandes, avec l'inconvénient induit d'une multiplication des coûts. La présente invention vise à pallier cet inconvénient.

A cet effet, le synthétiseur de fréquences multibande, selon l'invention, et qui comporte un oscillateur à fréquence commandable en tension, agencé pour être asservi en fréquence par une boucle d'asservissement recevant un signal de consigne en fréquence, et comportant un comparateur est caractérisé par le fait qu'il comporte au moins un autre oscillateur à fréquence commandable en tension, ladite boucle d'asservissement étant agencée pour asservir en fréquence aussi ledit autre oscillateur et le comparateur est à gain variable.

On utilise ainsi une seule boucle pour effectuer l'asservissement selon la fréquence voulue en fonction du signal de consigne, les deux oscillateurs étant commandés de façon optimale quelle que soit la fréquence.

Avantageusement, ladite boucle d'asservissement comporte un comparateur de phase à gain programmable.

On peut ainsi adapter ce comparateur, en fonction de la fréquence voulue, pour qu'il fournisse un signal d'erreur ayant une sensibilité, par rapport à la phase, qui soit adaptée en fonction de la fréquence de la boucle, ceci afin de compenser les variations de gain de boucle en fonction de la fréquence, dues aux autres éléments, qui ne permettraient plus un fonctionnement optimal. Ladite boucle d'asservissement comporte de préférence un filtre destiné à améliorer la stabilité de l'asservissement. Pour permettre de choisir plus aisément les fréquences, ladite boucle d'asservissement peut comporter un changeur de fréquence. On peut ainsi, par exemple, multiplier ou diviser une fréquence de référence et la comparer à la fréquence de la boucle d'asservissement, elle-même éventuellement multipliée ou divisée. Si la boucle comporte, par exemple, un diviseur de fréquence, qui entraîne le fait que le comparateur perçoit une fréquence plus faible que celle issue du VCO, sa sensibilité par rapport à la fréquence du VCO, donc le gain de la boucle, diminue d'autant, ce qui est compensé en commandant une augmentation du gain de ce comparateur. Ledit changeur de fréquence peut, en particulier, être réalisé très simplement, sous la forme d'un compteur logique.

L'invention sera mieux comprise à l'aide de la description de la forme de réalisation préférée en référence à la figure unique représentant le synthétiseur selon l'invention.

Le synthétiseur de fréquences selon l'invention comporte un premier oscillateur 2, du type à fréquence contrôlée en tension, usuellement appelé VCO (pour Voltage Controlled Oscillator), représenté sur la figure unique. Il comporte une entrée 2C de contrôle en tension de la fréquence, et fournit, sur sa sortie 2F, une première

fréquence F1. Un second oscillateur 3, du même type que l'oscillateur 2, a son entrée 3C reliée à l'entrée 2C, tandis que sa sortie 3F fournit une seconde fréquence F2. Les sorties 2F et 3F sont respectivement reliées à une première entrée de signal 4A à une seconde entrée de signal 4B d'un commutateur 4 à deux voies comportant une entrée de commande 4C dont l'état met en relation la première entrée de signal 4A ou la seconde entrée de signal 4B avec une sortie 4S de ce commutateur 4. Ce commutateur 4 a une constitution semblable sur chaque voie, qui comprend, en série sur l'entrée de signal correspondante, une résistance, respectivement R1 et R2, suivie d'un condensateur, respectivement C1 et C2, puis d'une diode PIN, respectivement P1 et P2, les cathodes de ces diodes P1 et P2 étant reliées ensemble ainsi qu'à la sortie 4S. Les anodes des diodes PIN sont aussi respectivement reliées à une résistance, respectivement R3 et R4 dont l'autre extrémité est reliée respectivement à une première sortie 5A et à une seconde sortie 5B d'un relais 5 aiguilleur à deux positions possibles, mettant en relation une entrée de signal 5E avec l'une ou l'autre desdites première ou seconde sorties 5A et 5B, en fonction d'un signal de commande appliqué sur une entrée de commande 5C, reliée à l'entrée de commande 4C, reliée à un côté de sa bobine, qui est alimentée, de l'autre côté, par une tension continue non représentée. L'entrée de signal 5E est reliée à une résistance R5 reliée, de l'autre côté, à une alimentation continue positive VP. Par ailleurs, la sortie 4S est reliée à une résistance R6 allant, de l'autre côté, à la masse.

La sortie 4S du commutateur est reliée à l'entrée d'un synthétiseur de fréquences 6, tel un circuit intégré fabriqué par la société PHILIPS sous la référence UMA 1014T, comportant un comparateur 7 recevant, sur une

première entrée 7A, le signal issu de ladite sortie 4S après traversée d'un diviseur de fréquence 8 dont le rang R de division est commandé par un signal de consigne SC en fréquence, sous forme d'un nombre parvenant par une entrée de consigne 8C, tandis qu'une
5 seconde entrée 7B de ce comparateur 7 reçoit le signal de fréquence issu d'un générateur de fréquence 9. Ce générateur de fréquences 9 fournit un signal logique sous forme de créneaux répétitifs à un état
10 successivement haut puis bas, représentant chaque demi-période de la fréquence considérée, tandis que le diviseur de fréquence 8 fournit un signal de même type traduisant les alternances positives et négatives du signal issu de l'oscillateur 2 ou 3. Le comparateur 7
15 est ainsi à même de déterminer l'écart de phase entre les signaux appliqués à ses deux entrées 7A et 7B en mesurant le temps pendant lequel il y a discordance entre l'état de ses entrées, et en fournissant en sortie un signal d'erreur proportionnel à ce temps de
20 discordance. Le signal de consigne SC est aussi appliqué à une entrée 10E d'un décodeur 10 dont la sortie 10S est reliée à l'entrée de commande 4C et à une entrée de contrôle de gain 7G du comparateur 7, et fournit un signal binaire significatif de la fréquence F1 ou F2
25 choisie en fonction du signal de consigne SC.

La sortie du comparateur 7 est reliée à l'entrée d'un filtre 11 éliminant les fréquences élevées et ayant une
courbe de réponse amplitude/fréquence satisfaisant aux
30 critères de stabilité bien connus, tel le critère de Nyquist, la sortie de ce filtre étant reliée aux entrées 2C et 3C des oscillateurs 2 et 3 à fréquence contrôlée en tension.

35 Le fonctionnement de ce synthétiseur est le suivant. Le signal de consigne SC est appliqué sur l'entrée 8C du

diviseur de fréquence 8, ce qui fait que l'entrée 7A du comparateur 7 reçoit la fréquence de boucle issue de la sortie 4S divisée par le rang R de division. Par ailleurs, ce signal de consigne SC commande aussi l'état du relais 5, à travers le décodeur 10. Ainsi, l'anode de l'une des diodes PIN, P1 ou P2, reçoit une tension positive, issue de l'alimentation VP à travers le pont diviseur constitué des résistances R5, R3 (ou R4) et R6, tandis que l'autre diode PIN, P2 ou P1, a son anode "en l'air" alors que sa cathode est polarisée positivement par la tension aux bornes de la résistance R6, ce qui bloque cette dernière diode P2 ou P1. Le pont diviseur est tel qu'il permet le passage de l'onde de fréquence ayant l'amplitude de tension voulue, sans risque de blocage. Le signal à fréquence de boucle voulue issu de l'oscillateur 2 ou 3 relié à la voie comportant la diode PIN conductrice, P1 ou P2, peut ainsi parvenir, au travers du diviseur de fréquence 8, à l'entrée 7A du comparateur 7, qui compare sa fréquence à celle issue du générateur de fréquence 9 et fournit un signal d'erreur de phase.

Comme la sensibilité, exprimée en Hertz/Volt, de l'ensemble constitué par l'oscillateur à fréquence contrôlée en phase 2 ou 3 utilisé et par le diviseur de fréquence 8 dépend du rang R de division de ce dernier, le gain du comparateur 7 est commandé par le signal issu de la sortie 10S du décodeur, de façon telle qu'il prenne une valeur compensant, par rapport à une valeur optimale, ladite variation de sensibilité en Hertz/Volt due à la valeur particulière du rang R de division. On a ainsi un comparateur 7 à gain programmable qui, dans cet exemple, a deux gains possibles, dans un rapport égal à celui des fréquences F1 et F2. Le signal d'erreur traverse le filtre 11 et parvient ainsi aux entrées 2C et 3C des oscillateurs 2 et 3 à fréquence commandable en

- 7 -

tension en ayant une dynamique de tension de commande indépendante de la fréquence de boucle asservie, ce qui permet d'utiliser sensiblement de la même façon ces deux oscillateurs 2 et 3.

5

10

15

20

25

30

35

REVENDEICATIONS

1. Synthétiseur de fréquences multibande comportant un oscillateur (2) à fréquence commandable en tension, agencé pour être asservi en fréquence par une boucle d'asservissement (4,7,8,9) recevant un signal de consigne (SC) en fréquence et comportant un comparateur (7), caractérisé par le fait qu'il comporte au moins un autre oscillateur (3) à fréquence commandable en tension, ladite boucle d'asservissement (4,7,8,9) étant agencée pour aussi pouvoir asservir en fréquence ledit autre oscillateur (3) en fonction dudit signal de consigne (SC) et ledit comparateur (7) est à gain variable.
2. Synthétiseur de fréquences multibande selon la revendication 1, dans lequel ladite boucle d'asservissement (4,7,8,9) comporte un comparateur de phase à gain programmable (7).
3. Synthétiseur de fréquences multibande selon la revendication 1 ou 2 dans lequel ladite boucle d'asservissement (4,7,8,9) comporte un filtre (11) destiné à améliorer la stabilité de l'asservissement.
4. Synthétiseur de fréquences multibande selon l'une quelconque des revendications 1 à 3, dans lequel ladite boucle d'asservissement (4,7,8,9) comporte un changeur de fréquence (8).
5. Synthétiseur de fréquences multibande selon l'une quelconque des revendications 1 à 4, dans lequel ledit changeur de fréquence (8) est un diviseur de fréquence.

6. Synthétiseur de fréquences multibande selon l'une des revendications 1 à 5, dans lequel un moyen commutateur (4,5), commandé à partir dudit signal de consigne (SC), est apte à mettre en ou hors service l'un desdits oscillateurs (2,3).

5

10

15

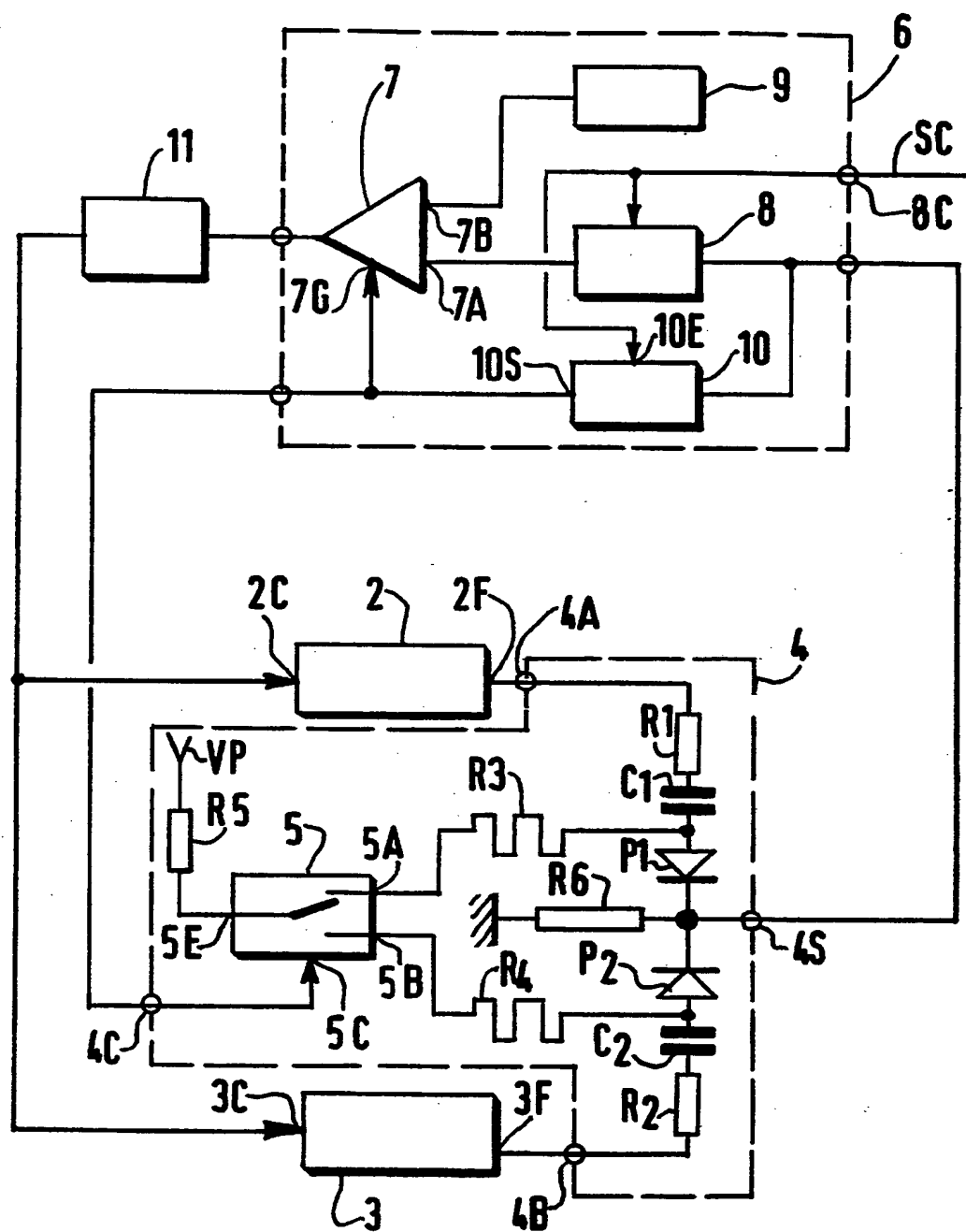
20

25

30

35

1/1



INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE

2685583

**N° d'enregistrement
national**

FR 9116009
FA 467275

RAPPORT DE RECHERCHE

**établi sur la base des dernières revendications
déposées avant le commencement de la recherche**

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
Y	GB-A-2 100 536 (RCA CORPORATION) * page 1, ligne 45 - page 3, ligne 14 * * page 3, ligne 47 - ligne 64; figures 1,2 *	1-6
Y	WO-A-8 102 497 (MOTOROLA, INC.) * page 5, ligne 29 - page 8, ligne 8 * * page 13, ligne 2 - page 14, ligne 29; figures 1-3,6 *	1-6
Y	PATENT ABSTRACTS OF JAPAN vol. 013, no. 401 (E-816) 6 Septembre 1989 & JP-A-11 043 420 (NEC CORP) 6 Juin 1989 * abrégé *	1-5
		DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
		H03L
Date d'achèvement de la recherche 17 JUIN 1992		Examinateur BALBINOT H.

CATEGORIE DES DOCUMENTS CITES

X : particulièrement pertinent à lui seul
Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie
A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général
O : divulgation non-écrite
P : document intercalaire

T : théorie ou principe à la base de l'invention
E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure.
D : cité dans la demande
L : cité pour d'autres raisons

& : membre de la même famille, document correspondant